

2026 年臺德半導體晶片設計學術合作研究計畫 NSTC-BMFTR Joint Research Program on Advanced Chip Designs 申請須知

2025/07/03

國科會(NSTC)鼓勵國內學者與德國學者在半導體領域之學術合作，培養晶片設計軟硬體系統整合的能力，促進學生國際交流，以培養具國際視野的人才；並落實臺灣與德國於 2023 年 3 月 21 日所簽署科學及技術合作協議。由國科會與德國聯邦研究、科技及太空部(The German Ministry of Research, Technology and Space, BMFTR)共同公開徵求 2026-2029 年臺德(NSTC-BMFTR)半導體晶片設計學術合作研究計畫(Joint Research Program on Advanced Chip Designs)。

國科會與德方(BMFTR)將於 2025 年 7 月 24 日(週四)下午辦理本項徵件之線上說明會，說明徵件合作主題，補助內容及申請方式等。線上會議網址另於本會網站公告。

本項徵件案之重點說明如下：

一、計畫主持人及共同主持人資格與限制：

- (一) 臺方：須符合本會專題研究計畫主持人(或共同主持人)資格，每一計畫主持人對本項徵件案僅限研提 1 件計畫，且同一期間僅得執行 1 件本專案計畫。
- (二) 德方：計畫主持人須符合德方(BMFTR)規定計畫主持人資格。
- (三) 雙方主持人均須向本會及 BMFTR 提送申請書，任一方未提出，則合作案無法成立。

二、重點合作主題：

1. **Open and disruptive EDA/Test/Verification tools:** Including open-source EDA tools, IP libraries, PDKs/ADKs, AI-driven EDA, EDA for heterogeneous integration (i.e. chiplet design & methodology, CDKs), design-for-testing (DfT), automated test equipment, AI based automated failure analysis
2. **Chip design for Edge-AI and emerging applications:** Including autonomous driving/UAV/Robotics, next generation wireless communication, novel processors and memory concepts, hardware security and trustworthiness
3. **Advanced system integration and novel interconnects:** Including chiplets, silicon photonics), 2.5D/3D-interconnects, and novel materials (i.e. advanced silicon, glass substrates, and beyond)

各主題詳細說明請參考附錄。

三、補助計畫類型：

獲雙邊選定通過之計畫，本會將補助臺方團隊「雙邊協議專案型國際合作研究計畫」。雙方組成合作研究團隊，共同合作進行本項研究計畫。

四、計畫期程：

計畫期程以 3 年為原則，自 **2026 年 7 月 1 日**起開始執行，與德方共同研究計畫之執行期間相同。**如因不可抗力因素，經臺德雙方確認後可動態調整計畫期程。**

五、補助經費：

- (一) 經臺德雙方分別審查及共同討論後，擇優選定補助計畫，並分別予以補助。
- (二) 計畫補助額度：本會補助選定計畫臺灣團隊，每年每件以新臺幣 200 萬元為原則。
- (三) 臺德雙方各自負擔合作計畫所需之研究經費，包括業務費（含研究人力費及物品耗材費）、研究設備費、國外差旅費及管理費等。
- (四) 執行期間每件計畫每年均應選送博士生赴德國進行移地研究、辦理研究計畫相關雙邊研討會及計畫研究人員互訪等，所需經費得於計畫內提出。
- (五) 臺方計畫主持人於計畫執行期間僅得支領 1 份研究主持費，同一執行期限若同時執行 2 件以上，以最高額度計算。

六、計畫收件及審查時程：

- (一) 本項徵件為半導體領域合作計畫，分為「計畫構想書」及「完整計畫書」兩階段進行。獲第一階段推薦者，方可進入第二階段提送完整計畫書。
- (二) 計畫構想書受理截止日：**2025 年 10 月 1 日(週三)止**，申請機構須於截止期限前由本會專題計畫系統彙整送出，並依第七點(二)之規定函送本會。
- (三) 計畫構想書階段，經本會與德方(BMFTR)雙方獨立審查後，再共同審議選定具潛力計畫後，始由本會與德方(BMFTR)於 2026 年 1 月底前，分別通知雙方計畫主持人提出完整計畫書(Full Proposal)。
- (四) 完整計畫書受理截止日期：**2026 年 3 月 5 日(週四)為原則**，依本會通知函所訂日期為主。申請機構須於截止期限前由本會專題計畫系統彙整送出，並依第七點(二)之規定函送本會。
- (五) 公告核定日期：**2026 年 6 月底前**。若因不可抗力因素、協議機構審查時間或雙邊年會時程延後等，本會得視情形調整公布審查結果時間。

七、申請方式：

- (一) 本項徵件為半導體領域合作計畫，分為「計畫構想書」及「完整計畫書」兩階段進行，計畫申請方式均請依以下(二)之規定函送本會，惟完整計畫書須待本會通知計畫構想書審查通過者，始得進行提交。
- (二) 請依循本會專題研究計畫之申請程序，於線上系統填列計畫申請書。部份重點包

括：

1. 至本會網站(<https://www.nstc.gov.tw/>)首頁「學術研發服務網登入」處，身分選擇「研究人員(含學生)」，輸入計畫主持人之帳號(ID)及密碼 (Password)後進入。
2. 在「學術研發服務網」之學術獎補助申辦及查詢內之【專題計畫】工作頁下第一項【專題研究計畫】點入後，選擇【雙邊協議專案型國際合作計畫(Full Grant)】進入個人基本資料畫面，若無修改，確定後即進入本系統之「主畫面」，從主畫面視窗上左上方點選新增，即可新增一筆。
3. 「研究型別」請選【個別型計畫】，「計畫歸屬」請選【工程處】，學門代碼請選【E9876-臺德半導體合作計畫】。
4. 中文計畫書名稱，於構想書階段請以【臺德半導體合作計畫構想書-】為首，續寫研究計畫名稱；完整計畫書階段請以【臺德半導體合作計畫-】為首，續寫研究計畫名稱。
5. 應填列一般專題研究計畫申請所需之各項 CM 表及工程處專屬表格，於構想書階段【CM03】表頁數至多 10 頁，於完整計畫書階段【CM03】表頁數至多 25 頁，中英文不限。
6. 【CM01】申請表內【本計畫是否有另外申請國際合作研究】欄位應勾選【是】；除一般專題計畫申請所需之各項 CM 表及相關學術處規定文件，亦應填具【IM01】、【IM02】、【IM03】國際合作計畫表。
7. 【IM01】表之「合作國家」請選「與單一國家合作」，「國別」請選填【334 德國】。「國外合作計畫經費來源」為本會雙/多邊協議機構，並勾選【德國聯邦研究、科技及太空部(BMFTR)】
8. 【IM02】表屬國際合作研究計畫其他相關附件上傳功能鍵，請將本項申請案之(1)共用英文申請表：「NSTC-BMFTR Joint Research Program on Advanced Chip Designs APPLICATION FORM」、(2)德方計畫主持人英文履歷及著作目錄等資料依序合併為單一 PDF 檔案後上傳至系統，未上傳者視為申請資料不全。本項資料請勿超出 10 頁(不包含德方計畫主持人英文履歷及著作目錄等資料)。

(三) 計畫構想書及完整計畫書申請案須由主持人任職機構於系統中彙整後送出，依本會「專題計畫線上申請彙整」作業系統製作及列印申請名冊(由系統自動產生，並依計畫歸屬處別列印)一式二份，並依第六點(二)及(四)之規定時間內函送本會(以發文日期為準)。

八、審查重點：

- (一) 合作研究主題符合本次徵件重點合作主題(詳本須知第二點)。
- (二) 合作內容及研究方法之科學質量、新穎性、創新性及永續性。
- (三) 對臺德雙邊科技合作、人才培育(學生交流)及社會經濟的貢獻程度。
- (四) 合作方案架構、工作項目、經費編列及資源規劃之平衡度及合理性。

九、注意事項：

- (一) 本項共同研究計畫須經本會與德方(BMFTR) 雙方獨立審查後，再共同審議選定補

助計畫，故不受理申覆。

(二) 具以下情況之申請案恕不受理：

1. 德方計畫主持人資格未符BMFTR之規定；
2. 德方計畫主持人未依BMFTR規定提出計畫；
3. 申請日期超過公告截止日期；
4. 申請資料不全；
5. 未依本會專題研究計畫作業要點規定及本申請須知所述方式提出。

(三) 本案通過之計畫可不受本會一般專題計畫補助件數之限制，惟計畫主持人同年度執行此類「雙邊協議專案型國際合作計畫」及「雙邊協議擴充加值(add-on)國際合作計畫」合計仍以 2 件為限。倘計畫主持人申請時已執行 2 件此類計畫(指計畫執行期限內與本次徵求案預定執行期間重疊達 3 個月以上)者，不得再提出本項計畫申請；若計畫於受理審查過程中，主持人另執行此類計畫達 2 件時，本會將不再核予此第 3 件。

(四) 計畫核定後之經費撥付、報銷與報告繳交作業，均依本會補助專題研究計畫作業要點等相關規定辦理。

(五) 雙方計畫主持人應於每年計畫執行期限結束前(後)提供期中(期末)報告，並據以評估每項計畫之合作成效，評估結果將作為計畫繼續或終止補助、補助經費調整，以及計畫調整之依據。

(六) 雙方計畫主持人於規劃合作時，應先議定未來雙方智慧財產權與成果之歸屬、管理及運用方式，必要時可共同簽訂相關計畫合約書。

(七) 年度所需經費如未獲立法院審議通過或經部分刪減，本會得依審議結果調減補助經費，並按預算法第五十四條規定辦理。

十、承辦人聯繫資料：

臺方：

【行政聯絡人】

國科會科教國合處 李蕙瑩研究員
電話：+886-2-2737-7150
Email: vvlee@nstc.gov.tw

【學術召集人】

陽明交通大學電子研究所李鎮宜教授
電話：+886-3-571-2121 #50067
Email: cylee@nycu.edu.tw

德方：

Dr Tina Tauchnitz, Dr Korbinian Schreiber

Scientific consultants in the field of microelectronics

VDI/VDE Innovation + Technik GmbH

Project Management Agency on behalf of the Federal Ministry of Education and Research (BMFTR)

Steinplatz 1, 10623 Berlin

Phone: + 49 (0) 30 31 00 78-3584

Email: Designinitiative-ME@vdivde-it.de

德方公告網址：

<https://www.elektronikforschung.de/foerderung/bekanntmachungen/foerderaufruf-2025-deutschland-taiwan>

附錄. 重點合作主題詳細說明

一、 研發開放式突破性的設計/驗證/測試工具與晶片設計自動化方案：

(Open and disruptive EDA/Test/Verification tools)

隨著半導體製程與先進封裝技術不斷往前邁進，半導體製造業者提供更具競爭力的性能、能耗、面積(PPA)等解決方案，滿足多元系統應用所需求的各類晶片。然而高複雜度與高整合度的晶片設計，必須搭配完善的設計工具與電子設計自動化(EDA)的佈建，因此在此分項中，研究重點包括設計、模擬和驗證工具、製程設計套件（製程開發套件）(PDK)、組裝設計套件 (ADK) 和 IP（智慧財產權）區塊、以及導入人工智慧的電子設計自動化解決方案。

二、 新興應用及邊緣 AI 所需求的關鍵晶片設計：

(Chip design for Edge-AI and emerging applications)

面對未來許多新興的應用，必須透過關鍵晶片的導入，方能成就產品概念與帶動市場商機。在此分項中，將聚焦在下列應用領域：(1)邊緣運算中節能運算和人工智慧支援的資料驅動加速器晶片，專用處理器和神經形態晶片，以及應用於自動駕駛、無人機、機器人等邊緣 AI 晶片；(2) 用於下世代通訊技術高頻應用的新穎或專用晶片，例如 B5G/ 6G 通訊、矽光子高速傳輸等；(3)創新處理器與記憶體架構；(4) 資安及可信度軟硬體設計。

三、 先進系統整合與微型高傳輸互連技術：

(Advanced system integration and novel interconnects)

資料存取與傳輸為達成高算力的關鍵技術之一，然而高速傳輸與微小化的整合，也將面臨功耗與異質材料堆疊所衍生的效能與可靠度的問題。在此分項中，研究主軸將聚焦在小晶片、矽光子、2.5D/3D 高速連接技術、創新材料（如先進矽材與玻璃基板等）等異質整合技術及晶片系統創新方案，透過高速堆疊模組的研發投入，探討高度整合下不同的實現方案，尤其在傳輸效能、功耗需求、實現成本、及可靠度等議題下的最佳解決方案。